

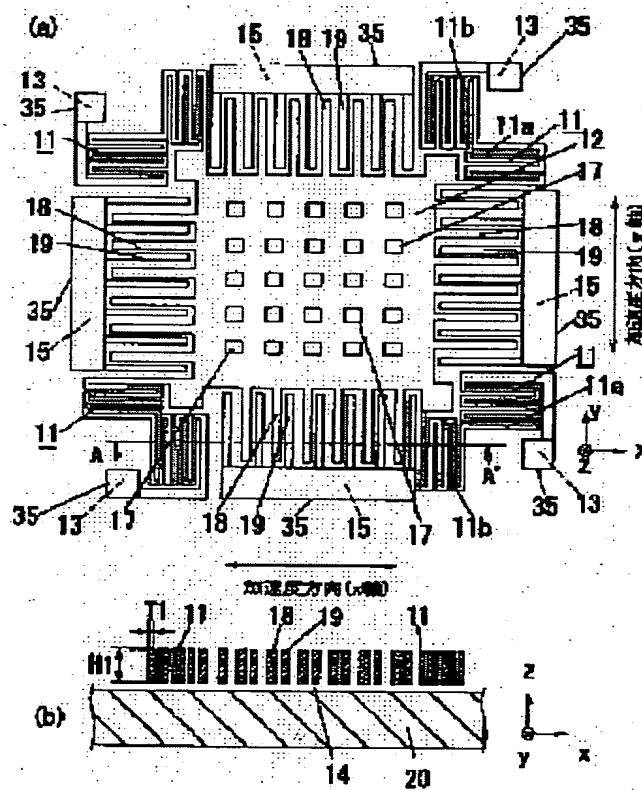
DUAL-SHAFT SEMICONDUCTOR ACCELERATION SENSOR AND MANUFACTURE THEREOF

Patent number: JP2001004658
Publication date: 2001-01-12
Inventor: NAKAMURA TAKURO
Applicant: MATSUSHITA ELECTRIC WORKS LTD
Classification:
 - international: G01P15/125; G01P15/00; H01L29/84
 - european:
Application number: JP19990180185 19990625
Priority number(s):

Abstract of JP2001004658

PROBLEM TO BE SOLVED: To provide a highly sensitive dual-shaft semiconductor acceleration sensor and a manufacturing method thereof.

SOLUTION: This acceleration sensor involves a rectangular plate-like overlapped part 12 separated from a support substrate 20 in the thickness direction thereof in an area surrounded by four supporting parts 13 on the support substrate 20 so as to be separated from each other. The respective supporting parts 13 support the overlapped part 12 through one beam 11 respectively. The respective beams 11 have an x-axis flexure part 11a and a y-axis flexure part 11b formed so that a plane shape may be zigzag-folded mutually. The width H1 of the beam 11 to the thickness T1 of the beam 11 and the thickness of the overlapped part 12 (equal to the width H1 of the beam 11) are set to be sufficiently large so that sensitivity by a width-directional (z-axis direction) acceleration component of the beam 11 may become smaller than that of the x-axis and y-axis acceleration components.



THIS PAGE BLANK (USPTO)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-4658

(P2001-4658A)

(43) 公開日 平成13年1月12日 (2001.1.12)

(51) Int.Cl.⁷
G 0 1 P 15/125
15/00
H 0 1 L 29/84

識別記号

F I
G 0 1 P 15/125
15/00
H 0 1 L 29/84

テ-マコ-ト* (参考)
4 M 1 1 2

K
Z

審査請求 未請求 請求項の数 9 O L (全 14 頁)

(21) 出願番号 特願平11-180185
(22) 出願日 平成11年6月25日 (1999.6.25)

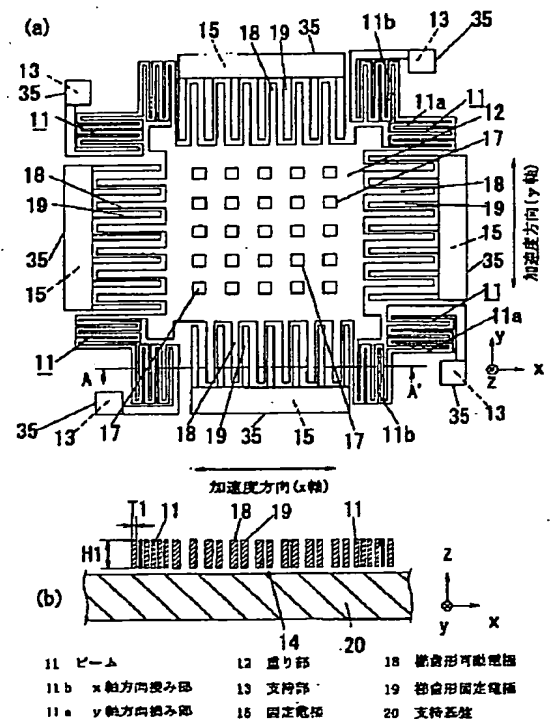
(71) 出願人 000005832
松下電工株式会社
大阪府門真市大字門真1048番地
(72) 発明者 中邑 卓郎
大阪府門真市大字門真1048番地松下電工株式会社内
(74) 代理人 100087767
弁理士 西川 恵清 (外1名)
Fターム(参考) 4M112 AA02 BA07 CA24 CA26 CA31
CA36 DA03 DA04 DA05 DA18
EA02 EA04

(54) 【発明の名称】 2軸半導体加速度センサおよびその製造方法

(57) 【要約】

【課題】 高感度の2軸半導体加速度センサおよびその製造方法を提供する。

【解決手段】 支持基板20上に互いに離間して形成された4つの支持部13で囲まれた領域内において支持基板20から支持基板20の厚み方向に離間して設けられた矩形板状の重り部12を備えている。各支持部13は、それぞれ1本のビーム11を介して重り部12を支持している。各ビーム11は、平面形状を互いにつづら折れ状に形成されたx軸方向撓み部11aおよびy軸方向撓み部11bを有している。ビーム11の厚さT1に対するビーム11の幅H1および重り部12の厚さ(上記ビーム11の幅H1に等しい)を、ビーム11の幅方向(z軸方向)の加速度成分による感度が上記x軸方向、上記y軸方向の加速度成分による感度よりも小さくなるように上記十分大きく設定している。



【特許請求の範囲】

【請求項1】 支持基板と、支持基板上に形成された支持部と、支持基板から支持基板の厚み方向に離間して設けられ少なくとも2本のビームを介して支持部に支持された重り部と、重り部の外側面に対向して支持基板上に形成された静電容量形成用の固定電極とを備え、加速度を平面内の重り部の変位に応じた静電容量値の変化として固定電極を介して検出する2軸半導体加速度センサであって、ビームは、上記平面内において互いに直交するx軸方向およびy軸方向へそれぞれ可撓性を有するx軸方向撓み部およびy軸方向撓み部を有し、ビームの厚さに対するビームの幅および重り部の厚さは、上記x軸方向および上記y軸方向に直交するz軸方向の加速度成分による感度が上記x軸方向、上記y軸方向の加速度成分による感度よりも十分低くなる程度に大きく設定されることを特徴とする2軸半導体加速度センサ。

【請求項2】 上記ビームの数が4本であることを特徴とする請求項1記載の2軸半導体加速度センサ。

【請求項3】 ビームは、上記x軸方向撓み部および上記y軸方向撓み部それぞれが同一平面内で少なくとも1回折り返されてなることを特徴とする請求項1または請求項2記載の2軸半導体加速度センサ。

【請求項4】 上記固定電極の平面形状が略楕形に形成され、重り部の上記外側面からは固定電極の楕円形固定電極間に入り組んだ楕円形可動電極が突設されてなることを特徴とする請求項1ないし請求項3のいずれかに記載の2軸半導体加速度センサ。

【請求項5】 重り部には、開口面積が重り部の面積に比べて小さく厚み方向に貫通した孔が複数箇所に形成されてなることを特徴とする請求項1ないし請求項4のいずれかに記載の2軸半導体加速度センサ。

【請求項6】 請求項1ないし請求項5のいずれかに記載の2軸半導体加速度センサの製造方法であって、厚み方向の中間に酸化膜が形成されたSOI基板の活性層の一部を少なくとも支持部、ビーム、重り部、固定電極を形成するためにエッチングすることにより上記酸化膜に達する孔を形成し、該孔を通して上記酸化膜の一部をエッチング除去することにより支持基板から少なくとも重り部およびビームを離間させる空洞を形成することを特徴とする2軸半導体加速度センサの製造方法。

【請求項7】 請求項1ないし請求項5のいずれかに記載の2軸半導体加速度センサの製造方法であって、半導体基板の裏面と支持基板の主表面との少なくとも一方に凹所を形成した後に、半導体基板の裏面側と支持用基板の主表面側とを貼り合わせ、その後、半導体基板にエッチングを行うことによって該半導体基板の一部よりなる支持部、重り部、ビーム、固定電極を形成することを特徴とする2軸半導体加速度センサの製造方法。

【請求項8】 請求項1ないし請求項5のいずれかに記載の2軸半導体加速度センサの製造方法であって、半導

体基板の裏面と支持用基板の主表面との少なくとも一方に凹所を形成した後に、半導体基板の裏面側と支持用基板の主表面側とを貼り合わせ、その後、半導体基板を所望の厚さになるまで主表面側から研磨し、続いて、半導体基板にエッチングを行うことによって該半導体基板の一部よりなる支持部、重り部、ビーム、固定電極を形成することを特徴とする2軸半導体加速度センサの製造方法。

【請求項9】 請求項1ないし請求項5のいずれかに記載の2軸半導体加速度センサの製造方法であって、支持基板の主表面上に犠牲層を成膜した後に該犠牲層を後に空洞となる部分が残るようにパターニングし、その後、支持基板の主表面側の全面に半導体層を成膜し、該半導体層を支持部、ビーム、重り部、固定電極を形成するためにエッチングすることにより上記犠牲層に達する孔を形成し、続いて、該孔を通して犠牲層をエッチング除去することにより支持基板から少なくとも重り部およびビームを離間させる上記空洞を形成することを特徴とする2軸半導体加速度センサの製造方法

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、自動車、航空機、家電製品などに用いられる2軸半導体加速度センサおよびその製造方法に関するものである。

【0002】

【従来の技術】従来より、加速度センサとして、重り部と電極との間に静電容量を形成しておき、重り部の変位を静電容量値の変化として検出する静電容量型の半導体加速度センサが知られている。

【0003】この種の半導体加速度センサにおいては、2軸方向の加速度を平面内の重り部の変位に応じた静電容量値の変化として固定電極を介して検出することができる表面マイクロマシニング型の2軸半導体加速度センサとして、図12に示す構成のものが提案されている。

【0004】図12に示した構成の2軸半導体加速度センサは、シリコン基板よりなる支持基板20と、支持基板20上に互いに離間して形成された4つの支持部13（支持部13は、支持基板20に対して固定される）と、4つの支持部13で囲まれた領域内において支持基板20から支持基板20の厚み方向に離間して設けられた矩形板状の重り部12とを備えている。各支持部13は、それぞれ2本のビーム11を介して重り部12を支持している。要するに、この2軸半導体加速度センサは8本のビーム11を備えている。

【0005】重り部12、各ビーム11、各支持部13は多結晶シリコンよりなり、各ビーム11の幅H'（図12（b）の上下方向におけるビーム11の寸法）と重り部12の厚さ（図12（b）の上下方向における重り部12の寸法）とは同じ寸法（数 μm 程度であって例えば2 μm ）に形成され、ビーム11・支持基板20間の

距離と重り部12・支持基板20間の距離とは同じになっている。すなわち、重り部12と支持基板20との間には空洞14が形成されている。各ビーム11は、平面形状をつづら折れ状に形成することにより、重り部12および支持部13を含む平面内での重り部12の変位を大きくできるようにしてある。なお、ビーム11の厚さT'は例えば1 μ m程度に形成されている。

【0006】また、支持基板20上には、重り部12の4つの外側面にそれぞれ対向する静電容量形成用の4つの固定電極15が設けられている。各固定電極15の平面形状は、略櫛形に形成され、重り部12の上記外側面からは固定電極15の櫛形固定電極19間に入り組んだ櫛形可動電極18が突設されている。

【0007】ここに、各固定電極15の櫛形固定電極19と対向する重り部12の外側面から突設された櫛形可動電極18とは平行になっており、重り部12が変位していない状態では、櫛形可動電極18が櫛形固定電極19の配列方向において隣接する2本の櫛形固定電極19の一方側に近くなるようにずらしてある。したがって、重り部12および固定電極15を含む平面内での重り部12の変位に応じて櫛形固定電極19と櫛形可動電極18との間に形成される静電容量が変化する。なお、各固定電極15および各支持部13の表面にはパッド35が設けられており、各支持部13の表面に設けられたパッド35はビーム11および重り部12を介して櫛形可動電極18に電氣的に接続されている。

【0008】なお、重り部12には、開口面積が重り部12の面積に比べて十分小さく厚み方向(図12(b)における上下方向)に貫通した複数の孔17が形成されている。

【0009】以上説明した2軸半導体加速度センサでは、図12(a)における上下方向および左右方向それぞれの加速度成分を検出できる。すなわち、図12

(a)における右方向をx軸方向、図12(a)における上方向をy軸方向、図12(b)における上方向をz軸方向とすると、x軸方向とy軸方向との2軸の加速度を検出することができる。

【0010】以下、図12に示す構成の2軸半導体加速度センサの製造方法について簡単に説明する。

【0011】まず、シリコン基板よりなる支持基板20の主表面上にシリコン酸化膜よりなる犠牲層を成膜した後、該犠牲層を上記空洞14となる部分が残るようにパターンニングする。その後、支持基板20の主表面側の全面に多結晶シリコン層を堆積させる。次に、該多結晶シリコン層のうち上記犠牲層上に形成された部位に上記犠牲層に達する深さの上記孔17をRIEなどの異方性エッチングによって形成する。この異方性エッチングの際には、上記多結晶シリコン層の一部よりなる重り部12、ビーム11、支持部13、固定電極15、櫛形固定電極19、櫛形可動電極18のパターンニングも行わ

れる。続いて、該孔17などを通して上記犠牲層をフッ酸系の溶液にてエッチング除去することにより上記空洞14を形成する。

【0012】

【発明が解決しようとする課題】ところで、上記従来構成では、重り部12の厚さが数 μ m程度であって重り部12をあまり重くできないという理由や、櫛形固定電極19および櫛形可動電極18の厚さも重り部12の厚さと同じであって、櫛形固定電極19と櫛形可動電極18との対向面積をあまり大きくできないので、櫛形固定電極19と櫛形可動電極18との間に形成される静電容量が小さいという理由などによって、感度が低いという不具合があった。このため、図12に示した2軸半導体加速度センサでは、同一支持基板20上にパッド35を介して得られた出力を差動増幅する差動増幅回路などを一体化して設けないと、所望の加速度を検出できない場合があった。

【0013】また、感度を高めるためにビーム11の厚さを長くすると、ビーム11の幅方向(図12(b)における上下方向)の変位も大きくなるので、x軸方向およびy軸方向の加速度のみを選択的に検出してz軸方向の加速度成分による感度(他軸感度)をできるだけ小さくしたいにも関わらず、他軸感度が高くなってしまい、x軸方向およびy軸方向の加速度成分による感度が低下してしまうという不具合があった。また、ビーム11の幅方向の変位が大きくなると、製造工程において上記犠牲層をエッチング除去した後に製造工程の途中やあるいは製品の使用中にビーム11が支持基板20に接触するスティッキング現象が発生してしまい歩留まりや信頼性が低下してしまうという不具合があった。

【0014】本発明は上記事由に鑑みて為されたものであり、その目的は、高感度の2軸半導体加速度センサおよびその製造方法を提供することにある。

【0015】

【課題を解決するための手段】請求項1の発明は、上記目的を達成するために、図3に示すように、支持基板20と、支持基板20上に形成された支持部13と、支持基板20から支持基板20の厚み方向に離間して設けられ少なくとも2本のビーム11を介して支持部13に支持された重り部12と、重り部12の外側面に対向して支持基板20上に形成された静電容量形成用の固定電極15とを備え、加速度を平面内の重り部12の変位に応じた静電容量値の変化として固定電極15を介して検出する2軸半導体加速度センサであって、ビーム11は、上記平面内において互いに直交するx軸方向およびy軸方向へそれぞれ可撓性を有するx軸方向撓み部11bおよびy軸方向撓み部11aを有し、ビーム11の厚さT1に対するビーム11の幅H1および重り部12の厚さT2は、上記x軸方向および上記y軸方向に直交するz軸方向の加速度成分による感度が上記x軸方向、上記y

軸方向の加速度成分による感度よりも十分小さくなる程度に大きく設定されてなることを特徴とするものであり、ビーム 11 の長さを長くしてもビーム 11 の上記平面内での変位に比べてビーム 11 の幅方向 (z 軸方向) の変位を従来に比べて小さくできるので、z 軸方向の加速度成分の感度を小さくすることができて他軸感度の影響を小さくでき、しかも、重り部 12 の厚さ T2 を従来よりも厚くすることにより重り部 12 の重さが増加して感度が高まる。また、重り部 12 と固定電極 15 との間に形成される静電容量も大きくできるので、感度が高まるとともに、差動増幅回路などでの検出が容易になる。さらに、ビーム 11 の幅方向の変位を小さくすることにより、ビーム 11 が支持基板 20 に接触してしまうスティッキング現象の発生を抑制することができる。

【0016】請求項 2 の発明は、請求項 1 の発明において、図 4 に示すように、上記ビーム 11 の数が 4 本であることを特徴とするので、重り部 12 が傾くのを防止することができる。

【0017】請求項 3 の発明は、請求項 1 または請求項 2 の発明において、図 5 に示すように、ビーム 11 は、上記 x 軸方向撓み部 11b および上記 y 軸方向撓み部 11a それぞれが同一平面内で少なくとも 1 回折り返されているので、小型化を図りつつビーム 11 の長さを長くすることができ、重り部 12 の変位が大きくなるから、感度を高めることができる。

【0018】請求項 4 の発明は、請求項 1 ないし請求項 3 の発明において、図 6 に示すように、上記固定電極 15 の平面形状が略楕円形に形成され、重り部 12 の上記外側面からは固定電極 15 の楕円形固定電極 19 間に入り組んだ楕円形可動電極 18 が突設されているので、重り部 12 と固定電極 15 との間に形成される静電容量を大きくすることができ、感度を高めることができる。

【0019】請求項 5 の発明は、請求項 1 ないし請求項 4 の発明において、図 7 に示すように、重り部 12 には、開口面積が重り部 12 の面積に比べて小さく厚み方向に貫通した孔 17 が複数箇所に形成されているので、上記孔 17 を利用して支持基板 20 (図 3 (b) および図 4 (b) 参照) と重り部 12 との間に空洞 14 (図 3 (b) および図 4 (b) 参照) を形成することが可能となる。

【0020】請求項 6 の発明は、請求項 1 ないし請求項 5 のいずれかに記載の 2 軸半導体加速度センサの製造方法であって、図 8 (a) に示すように厚み方向の中間に酸化膜 22 が形成された SOI 基板 2 の活性層 21 の一部を少なくとも支持部 13、ビーム 11、重り部 12、固定電極 15 (図 3 および図 4 参照) を形成するためにエッチングすることにより図 8 (b) に示すように上記酸化膜 22 に達する孔 17 を形成し、図 8 (c) に示すように該孔 17 を通して上記酸化膜 22 の一部をエッチング除去することにより支持基板 20 から少なくとも重

り部 12 およびビーム 11 を離間させる空洞 14 を形成することを特徴とし、活性層 21 のエッチング、酸化膜 22 のエッチングなどのシリコンプロセスで一般的に利用される簡単な製造工程で高感度の 2 軸半導体加速度センサを提供することができる。

【0021】請求項 7 の発明は、請求項 1 ないし請求項 5 のいずれかに記載の 2 軸半導体加速度センサの製造方法であって、図 9 (a) に示すように半導体基板 23 の裏面と支持基板 20 の主表面との少なくとも一方に凹所 14a を形成した後に、図 9 (b) に示すように半導体基板 23 の裏面側と支持用基板 20 の主表面側とを貼り合わせ、その後、図 9 (c) に示すように半導体基板 23 にエッチングを行うことによって該半導体基板 23 の一部よりなる支持部 13、重り部 12、ビーム 11、固定電極 15 (図 3 および図 4 参照) を形成することを特徴とし、半導体基板 23 または支持基板 20 に凹所 14a を形成する工程、半導体基板 23 と支持基板 20 とを貼り合わせる工程、半導体基板 23 にエッチングを行う工程などの比較的簡単な製造工程で高感度の 2 軸半導体加速度センサを提供することができる。また、半導体基板 23 または支持基板 20 にあらかじめ凹所 14a を形成した後に支持基板 20 との貼り合わせを行っているので、従来例で説明したような犠牲層のエッチングが不要となるから、製造工程においてスティッキング現象の発生を少なくすることができる。

【0022】請求項 8 の発明は、請求項 1 ないし請求項 5 のいずれかに記載の 2 軸半導体加速度センサの製造方法であって、図 10 (a) に示すように半導体基板 23 の裏面と支持用基板 20 の主表面との少なくとも一方に凹所 14a を形成した後に、図 10 (b) に示すように半導体基板 23 の裏面側と支持用基板 20 の主表面側とを貼り合わせ、その後、図 10 (c) に示すように半導体基板 20 を所望の厚さになるまで主表面側から研磨し、続いて、図 10 (d) に示すように半導体基板 23 にエッチングを行うことによって該半導体基板 23 の一部よりなる支持部 13、重り部 12、ビーム 11、固定電極 15 (図 3 および図 4 参照) を形成することを特徴とし、半導体基板 23 または支持基板 20 に凹所 14a を形成する工程、半導体基板 23 と支持基板 20 とを貼り合わせる工程、半導体基板 23 を研磨する工程、半導体基板 23 にエッチングを行う工程などの比較的簡単な製造工程で高感度の 2 軸半導体加速度センサを提供することができる。また、半導体基板 23 または支持基板 20 にあらかじめ凹所 14a を形成した後に支持基板 20 との貼り合わせを行っているので、従来例で説明したような犠牲層のエッチングが不要となるから、製造工程においてスティッキング現象の発生を少なくすることができる。

【0023】請求項 9 の発明は、請求項 1 ないし請求項 5 のいずれかに記載の 2 軸半導体加速度センサの製造方

法であって、図11(a)に示すように支持基板20の主表面上に犠牲層16を成膜した後に該犠牲層16を後に空洞14(図3および図4参照)となる部分が残るようにパターニングし、その後、図11(b)に示すように支持基板20の主表面側の全面に半導体層24を成膜し、該半導体層24を支持部13、ビーム11、重り部12、固定電極15(図3および図4参照)を形成するためにエッチングすることにより図11(c)に示すように上記犠牲層16上に達する孔17を形成し、続いて、図11(d)に示すように該孔17を通して犠牲層16をエッチング除去することにより上記空洞14を形成することを特徴とし、請求項6の発明に比べて空洞14を形成する位置の管理が容易になる。また、多結晶シリコンなどの上記半導体層24により重り部12を形成できるので、支持基板20への差動増幅回路などの一体化が容易になる。

【0024】なお、上述の図3ないし図11では、図12に示した従来構成と同様の構成要素に同一の符号を付してある。

【0025】

【発明の実施の形態】(実施形態1)本実施形態の2軸半導体加速度センサは図1に示すような構成であって、図12に示した従来構成と同様、シリコンよりなる支持基板20と、支持基板20上に互いに離間して形成された4つの支持部13と、4つの支持部13で囲まれた領域内において支持基板20から支持基板20の厚み方向に離間して設けられた矩形板状の重り部12とを備えている。

【0026】本実施形態では、各支持部13は、それぞれ一端が重り部12の4隅のうちの1つに連結された1本のビーム11を介して重り部12を支持している。要するに、本実施形態の2軸半導体加速度センサは4本のビーム11を備えている。ここに、各ビーム11の幅H1(図1(b)の上下方向におけるビーム11の寸法)と重り部12の厚さ(図12(b)の上下方向における重り部12の寸法)とは同じ寸法に形成され、ビーム11・支持基板20間の距離と重り部12・支持基板20間の距離は同じになっている。すなわち、重り部12と支持基板20との間には空洞14が形成されている。

【0027】重り部12には、開口面積が重り部12の面積に比べて十分小さく厚み方向(図1(b)における上下方向)に貫通した複数の孔17が形成されている。

【0028】また、支持基板20上には、重り部12の4つの外側面にそれぞれ対向する静電容量形成用の4つの固定電極15が設けられている。各固定電極15の平面形状は、略楕形に形成され、重り部12の上記外側面からは固定電極15の楕歯形固定電極19間に入り組んだ楕歯形可動電極18が突設されている。

【0029】ここに、各固定電極15の楕歯形固定電極19と対向する重り部12の外側面から突設された楕

形可動電極18とは平行になっており、重り部12が変位していない状態では、楕歯形可動電極18が楕歯形固定電極19の配列方向において隣接する2本の楕歯形固定電極19の一方側に近くなるようにずらしてある。したがって、重り部12および固定電極15を含む平面での重り部12の変位に応じて楕歯形固定電極19と楕歯形可動電極18との間に形成される静電容量が変化する。なお、各固定電極15および各支持部13の表面にはパッド35が設けられており、各支持部13の表面に設けられたパッド35はビーム11および重り部12を介して楕歯形可動電極18に電気的に接続されている。

【0030】以上説明した本実施形態の2軸半導体加速度センサは、図1(a)における上下方向および左右方向それぞれの加速度成分を検出できる。すなわち、図1(a)における右方向をx軸方向、図1(a)における上方向をy軸方向、図1(b)における上方向をz軸方向とすると、x軸方向とy軸方向との2軸の加速度を検出することができる。

【0031】ところで、上述の各ビーム11は、平面形状を互いにつづら折れ状に形成されたx軸方向撓み部11bおよびy軸方向撓み部11aを有しており、重り部12および支持部13を含む平面(x軸およびy軸を含む平面)内での重り部12のx軸方向、y軸方向の2軸方向への変位を大きくできるようにしてある。つまり、各ビーム11は、上記平面内において互いに直交するx軸方向およびy軸方向へそれぞれ可撓性を有するx軸方向撓み部11bおよびy軸方向撓み部11aを有している。

【0032】ここにおいて、ビーム11の幅H1は当該ビーム11の厚さT1に比べて十分大きな寸法に設定されている。また、重り部12の厚さT2(図3(b)参照)は、ビーム11の幅H1と同じ寸法に設定されている。要するに、本実施形態では、ビーム11の厚さT1に対するビーム11の幅H1および重り部12の厚さT2を、z軸方向の加速度成分による感度が上記x軸方向、上記y軸方向の加速度成分による感度よりも小さくなるように上記十分大きく設定している。なお、ビーム11の寸法は、幅H1を例えばシリコンウェハの厚さである525 μ mや400 μ mとすることもできるが、幅H1が大きくなるほど、つまり重り部12の厚さT2が厚くなるほどエッチングに時間がかかるので、例えば厚さT1を1 μ m~10 μ m、幅H1を5 μ m~100 μ m程度にすればよく、好ましくは厚さT1を1 μ m~5 μ m、幅H1を20 μ m~100 μ mの範囲で設定することが望ましい。

【0033】しかして、本実施形態の2軸半導体加速度センサでは、ビーム11の長さを長くしてもビーム11の上記平面内での変位に比べてビーム11の幅方向(z軸方向)の変位を従来に比べて小さくできるので、z軸方向の加速度成分の感度を小さくすることができてx軸

方向、y 軸方向の加速度成分に対する他軸感度の影響を小さくできる。しかも、重り部 12 の厚さ T2 を図 12 に示した従来構成よりも厚くすることにより重り部 12 の重さが増加して感度が高まる。また、櫛歯形可動電極 18 と櫛歯形固定電極 19 との互いに対向する各面の面積が図 12 に示した従来構成よりも大きくなるので、重り部 12 と固定電極 15 との間に形成される静電容量も大きくなり、感度が高まるとともに、差動増幅回路などでの検出が容易になる。さらに、ビーム 11 の幅方向

(z 軸方向) の変位を小さくできることにより、ビーム 11 が支持基板 20 に接触してしまうスティッキング現象の発生を抑制することができる。ここに、 x 軸方向の変位は $H1 \times T1^3$ に反比例し、 z 軸方向の変位は $H1^3 \times T1^3$ に反比例するから、 $H1$ を大きくするほど z 軸方向の変位が小さくなる。

【００３４】以下、図１に示す構成の２軸半導体加速度センサの製造方法の一例について図８を参照しながら説明する。

【 0 0 3 5 】 まず、図 8 (a) に示すように厚み方向の中間に酸化膜 2 2 が形成された S O I (Silicon on I 20 nsulator) 基板 2 の活性層 2 1 の表面上にアルミニウム膜 (図示せず) を蒸着法やスパッタ法などによって成膜しパターニングすることによりパッド 3 5 (図 1 (a) 参照) を形成する。その後、 S O I 基板 2 の主表面側 (活性層 2 1 側) にフォトレジスト層を塗布形成し、フォトリソグラフィ技術によって該フォトレジスト層のパターニングを行い、パターニングされたフォトレジスト層をマスクとして活性層 2 1 の一部を酸化膜 2 2 に達する深さまで異方性エッチングすることによって酸化膜 2 2 に達する孔 1 7 を形成することにより、図 8 (b) に 30 示す構造が得られる。この異方性エッチングの際には、図 1 に示す重り部 1 2 、ビーム 1 1 、支持部 1 3 、固定電極 1 5 、櫛歯形固定電極 1 9 、櫛歯形可動電極 1 8 となる部分のパターニングも行われる。なお、この異方性エッチングには、例えば R I E 装置や誘導結合プラズマエッチング装置などを用いればよく、トレンチエッチングが行える装置、エッチング条件を採用すればよい。

【0036】次に、図8(c)に示すように該孔17などを通して上記酸化膜22の一部をフッ酸を用いてエッチング除去することによって上記空洞14を形成し、その後、上記パターンニングされたフォトレジスト層を除去することにより、図8(c)に示す構造が得られる(つまり、図1に示す構造が得られる)。

【００３７】しかして、この製造方法によれば、活性層２１のエッチング、酸化膜２２のエッチングなどのシリコンプロセスで一般的に利用される簡単な製造工程で高感度の２軸半導体加速度センサを提供することができる。

【００３８】また、図１に示す構成の２軸半導体加速度センサの製造方法の他例について図１１を参照しながら 50

説明する。

【００３９】まず、シリコン基板よりなる支持基板２（の主表面上にシリコン酸化膜よりなる犠牲層１６を成膜した後に、該犠牲層１６を上記空洞１４となる部分が残るようにエッチングする（パターニングする）ことにより、図１１（ａ）に示す構造が得られる。

【００４０】その後、支持基板２０の主表面側の全面に多結晶シリコン層２４を堆積させることにより、図１１（ｂ）に示す構造が得られる。

10 【0041】次に、多結晶シリコン層24上にフォトリジスト層(図示せず)を塗布形成し、該フォトリジスト層を上記孔17、重り部12、ビーム11、支持部13、固定電極15、櫛歯形固定電極19、櫛歯形可動電極18を形成するためにフォトリソグラフィ技術によってパターニングする。続いて、多結晶シリコン層24のうち犠牲層16上に形成された部位に犠牲層16に達する深さの上記孔17などを上記フォトリジスト層をマスクとしてRIEなどの異方性エッチングによって形成することにより、図11(c)に示す構造が得られる。

20 この異方性エッチングの際には、図1に示す重り部12、ビーム11、支持部13、固定電極15、櫛歯形固定電極19、櫛歯形可動電極18のパターニングも行われる。続いて、該孔17などを通して犠牲層16をフッ酸系の溶液にてエッチング除去することによって空洞14を形成することにより、図11(d)に示す構造が得られる(つまり、図1に示す構造が得られる)。

【００４２】しかして、この製造方法によれば、ＳＯＩ基板２を用いる場合に比べて、空洞１４を形成する位置の管理が容易になる。また、多結晶シリコン層２４により重り部１２を形成できるので、支持基板２０への差動増幅回路などの一体化が容易になる。なお、この場合には、支持基板２０の主表面側にあらかじめ差動増幅回路の構成素子を形成しておき、その上に犠牲層１６、多結晶シリコン層２４を順次形成しておけばよい。

【0043】（実施形態2）本実施形態の2軸半導体加速度センサの基本構成は実施形態1と略同じであって、図2に示すように、重り部12に上記空洞14に連通する孔17（図1参照）が形成されていない点に特徴がある。なお、実施形態1と同様の構成要素には同一の符号を付して説明を省略する。

【００４４】本実施形態では、重り部１２に実施形態１で説明した孔１７が形成されていないので、実施形態１に比べて重り部１２の重さを増加させることができ、屈度を高めることができる。

【0045】以下、図2に示す構成の2軸半導体加速度センサの製造方法の一例について図9を参照しながら説明する。

【0046】まず、半導体基板23の裏面にシリコン酸化膜(図示せず)を形成し、該シリコン酸化膜上にフォトリソ加工によりレジスト層を塗布形成し、後述の凹所14aを形成す

るために該フォトレジスト層をフォトリソグラフィ技術によってパターンニングする。そして、パターンニングされたフォトレジスト層をマスクとして上記シリコン酸化膜の異方性エッチングを行う。その後、フォトレジスト層を除去し、続いて、上記シリコン酸化膜をマスクとして、KOHを用いて半導体基板23を裏面から異方性エッチングすることによって凹所14aを形成することにより、図9(a)に示す構造が得られる。なお、凹所14aは半導体基板23に形成する代わりに、ガラスよりなる支持基板20における半導体基板23との貼り合わせ面側に形成してもよい。

【0047】その後、半導体基板23の主表面上にアルミニウム膜(図示せず)を蒸着法やスパッタ法などによって成膜しパターンニングすることによりパッド35(図1(a)参照)を形成する。

【0048】次に、半導体基板23の裏面側と支持基板20の主表面側とを重ねて半導体基板23と支持基板20とを陽極接合によって貼り合わせることににより空洞14が形成され、図9(b)に示す構造が得られる。

【0049】その後、半導体基板23の主表面側にフォトレジスト層を塗布形成し、フォトリソグラフィ技術によって該フォトレジスト層のパターンニングを行い、パターンニングされたフォトレジスト層をマスクとして半導体基板23を異方性エッチングすることにより、図9

(c)に示す構造が得られる。この異方性エッチングの際には、図2に示す重り部12、ビーム11、支持部13、固定電極15、櫛歯形固定電極19、櫛歯形可動電極18のパターンニングが行われる。なお、この異方性エッチングには、例えばRIE装置や誘導結合プラズマエッチング装置などを用いればよく、トレンチエッチングが行える装置、エッチング条件を採用すればよい。

【0050】しかして、この製造方法によれば、半導体基板23または支持基板20に凹所14aを形成する工程、半導体基板23と支持基板20とを貼り合わせる工程、半導体基板23を異方性エッチングする工程などの比較的簡単な製造工程で高感度の2軸半導体加速度センサを提供することができる。また、半導体基板23または支持基板20にあらかじめ凹所14aを形成した後に支持基板20との貼り合わせを行っているので、従来例で説明したような犠牲層のエッチングが不要となるから、スティッキング現象の発生を少なくすることができる。

【0051】次に、図2に示す構成の2軸半導体加速度センサの製造方法の他例について図10を参照しながら説明する。

【0052】まず、半導体基板23の裏面にシリコン酸化膜(図示せず)を形成し、該シリコン酸化膜上にフォトレジスト層を塗布形成し、後述の凹所14aを形成するために該フォトレジスト層をフォトリソグラフィ技術によってパターンニングする。そして、パターンニングされ

たフォトレジスト層をマスクとして上記シリコン酸化膜の異方性エッチングを行う。その後、フォトレジスト層を除去し、続いて、上記シリコン酸化膜をマスクとして、KOHを用いて半導体基板23を裏面から異方性エッチングすることによって凹所14aを形成することにより、図10(a)に示す構造が得られる。なお、凹所14aは半導体基板23に形成する代わりに、ガラスよりなる支持基板20における半導体基板23との貼り合わせ面側に形成してもよい。

【0053】次に、半導体基板23の裏面側と支持基板20の主表面側とを重ねて半導体基板23と支持基板20とを陽極接合によって貼り合わせることににより空洞14が形成され、図10(b)に示す構造が得られる。

【0054】その後、半導体基板23を主表面側から研磨して当該半導体基板23を所望の厚さまで薄くすることにより、図10(c)に示す構造が得られる(図10(c)中に破線で示した部分は研磨された部分を示している)。

【0055】さらにその後、半導体基板23の主表面上にアルミニウム膜(図示せず)を蒸着法やスパッタ法などによって成膜しパターンニングすることによりパッド35(図1(a)参照)を形成する。

【0056】次に、半導体基板23の主表面側にフォトレジスト層を塗布形成し、フォトリソグラフィ技術によって該フォトレジスト層のパターンニングを行い、パターンニングされたフォトレジスト層をマスクとして半導体基板23を異方性エッチングすることにより、図10

(d)に示す構造が得られる。この異方性エッチングの際には、図2に示す重り部12、ビーム11、支持部13、固定電極15、櫛歯形固定電極19、櫛歯形可動電極18のパターンニングが行われる。なお、この異方性エッチングには、例えばRIE装置や誘導結合プラズマエッチング装置などを用いればよく、トレンチエッチングが行える装置、エッチング条件を採用すればよい。

【0057】しかして、この製造方法によれば、半導体基板23または支持基板20に凹所14aを形成する工程、半導体基板23と支持基板20とを貼り合わせる工程、半導体基板23を研磨する工程、半導体基板23を異方性エッチングする工程などの比較的簡単な製造工程で高感度の2軸半導体加速度センサを提供することができる。また、半導体基板23または支持基板20にあらかじめ凹所14aを形成した後に支持基板20との貼り合わせを行っているので、従来例で説明したような犠牲層のエッチングが不要となるから、スティッキング現象の発生を少なくすることができる。

【0058】なお、上記各実施形態では、4本のビーム11を備えたものについて説明したが、ビーム11の幅H1をビーム11の厚さT1に比べて十分大きくしてあるので、図3に示すように2本にしてもよい。ここに、ビーム11の本数を2本にすれば、上記平面内における

ビーム11の占有面積が少なくなるので、重り部12の重さや櫛歯形固定電極19と櫛歯形可動電極18との対向面積を増加させることができ、チップ面積の縮小化が可能となる。

【0059】

【発明の効果】請求項1の発明は、図3に示すように、支持基板20と、支持基板20上に形成された支持部13と、支持基板20から支持基板20の厚み方向に離間して設けられ少なくとも2本のビーム11を介して支持部13に支持された重り部12と、重り部12の外側面10に対向して支持基板20上に形成された静電容量形成用の固定電極15とを備え、加速度を平面内の重り部12の変位に応じた静電容量値の変化として固定電極15を介して検出する2軸半導体加速度センサであって、ビーム11は、上記平面内において互いに直交するx軸方向およびy軸方向へそれぞれ可撓性を有するx軸方向撓み部11bおよびy軸方向撓み部11aを有し、ビーム11の厚さT1に対するビーム11の幅H1および重り部12の厚さT2は、上記x軸方向および上記y軸方向に直交するz軸方向の加速度成分による感度が上記x軸方向、上記y軸方向の加速度成分による感度よりも十分小さくなる程度に大きく設定されているので、ビーム11の長さを長くしてもビーム11の上記平面内での変位に比べてビーム11の幅方向(z軸方向)の変位を従来に比べて小さくできるから、z軸方向の加速度成分の感度を小さくすることができて他軸感度の影響を小さくでき、しかも、重り部12の厚さT2を従来よりも厚くすることにより重り部12の重さが増加して感度が高まるという効果がある。また、重り部12と固定電極15との間に形成される静電容量も大きくできるので、感度が高まるとともに、差動増幅回路などでの検出が容易になる。さらに、ビーム11の幅方向の変位を小さくすることにより、ビーム11が支持基板20に接触してしまうスティッキング現象の発生を抑制することができる。

【0060】請求項2の発明は、請求項1の発明において、図4に示すように、上記ビーム11の数が4本であることを特徴とするので、重り部12が傾くのを防止することができるという効果がある。

【0061】請求項3の発明は、請求項1または請求項2の発明において、図5に示すように、ビーム11は、上記x軸方向撓み部11bおよび上記y軸方向撓み部11aそれぞれが同一平面内で少なくとも1回折り返されているので、小型化を図りつつビーム11の長さを長くことができ、重り部12の変位が大きくなるから、感度を高めることができるという効果がある。

【0062】請求項4の発明は、請求項1ないし請求項3の発明において、図6に示すように、上記固定電極15の平面形状が略櫛形に形成され、重り部12の上記外側面からは固定電極15の櫛歯形固定電極19間に入り組んだ櫛歯形可動電極18が突設されているので、重り

部12と固定電極15との間に形成される静電容量を大きくすることができ、感度を高めることができるという効果がある。

【0063】請求項5の発明は、請求項1ないし請求項4の発明において、図7に示すように、重り部12には、開口面積が重り部12の面積に比べて小さく厚み方向に貫通した孔17が複数箇所に形成されているので、上記孔17を利用して支持基板20(図3(b)および図4(b)参照)と重り部12との間に空洞14(図3(b)および図4(b)参照)を形成することが可能となるという効果がある。

【0064】請求項6の発明は、請求項1ないし請求項5のいずれかに記載の2軸半導体加速度センサの製造方法であって、図8(a)に示すように厚み方向の中間に酸化膜22が形成されたSOI基板2の活性層21の一部を少なくとも支持部13、ビーム11、重り部12、固定電極15(図3および図4参照)を形成するためにエッチングすることにより図8(b)に示すように上記酸化膜22に達する孔17を形成し、図8(c)に示すように該孔17を通して上記酸化膜22の一部をエッチング除去することにより支持基板20から少なくとも重り部12およびビーム11を離間させる空洞14を形成するので、活性層21のエッチング、酸化膜22のエッチングなどのシリコンプロセスで一般的に利用される簡単な製造工程で高感度の2軸半導体加速度センサを提供することができるという効果がある。

【0065】請求項7の発明は、請求項1ないし請求項5のいずれかに記載の2軸半導体加速度センサの製造方法であって、図9(a)に示すように半導体基板23の裏面と支持基板20の主表面との少なくとも一方に凹所14aを形成した後に、図9(b)に示すように半導体基板23の裏面側と支持用基板20の主表面側とを貼り合わせ、その後、図9(c)に示すように半導体基板23にエッチングを行うことによって該半導体基板23の一部よりなる支持部13、重り部12、ビーム11、固定電極15(図3および図4参照)を形成するので、半導体基板23または支持基板20に凹所14aを形成する工程、半導体基板23と支持基板20とを貼り合わせる工程、半導体基板23にエッチングを行う工程などの比較的簡単な製造工程で高感度の2軸半導体加速度センサを提供することができるという効果がある。また、半導体基板23または支持基板20にあらかじめ凹所14aを形成した後に支持基板20との貼り合わせを行っているため、従来例で説明したような犠牲層のエッチングが不要となるから、製造工程においてスティッキング現象の発生を少なくすることができるという効果がある。

【0066】請求項8の発明は、請求項1ないし請求項5のいずれかに記載の2軸半導体加速度センサの製造方法であって、図10(a)に示すように半導体基板23の裏面と支持用基板20の主表面との少なくとも一方に

凹所14aを形成した後に、図10(b)に示すように半導体基板23の裏面側と支持用基板20の主表面側とを貼り合わせ、その後、図10(c)に示すように半導体基板20を所望の厚さになるまで主表面側から研磨し、続いて、図10(d)に示すように半導体基板23にエッチングを行うことによって該半導体基板23の一部よりなる支持部13、重り部12、ビーム11、固定電極15(図3および図4参照)を形成するので、半導体基板23または支持基板20に凹所14aを形成する工程、半導体基板23と支持基板20とを貼り合わせる工程、半導体基板23を研磨する工程、半導体基板23にエッチングを行う工程などの比較的簡単な製造工程で高感度の2軸半導体加速度センサを提供することができるという効果がある。また、半導体基板23にあらかじめ凹所14aを形成した後に支持基板20との貼り合わせを行っているので、従来例で説明したような犠牲層のエッチングが不要となるから、製造工程においてスティッキング現象の発生を少なくすることができるという効果がある。

【0067】請求項9の発明は、請求項1ないし請求項5のいずれかに記載の2軸半導体加速度センサの製造方法であって、図11(a)に示すように支持基板20の主表面上に犠牲層16を成膜した後に該犠牲層16を後に空洞14(図3および図4参照)となる部分が残るようにパターニングし、その後、図11(b)に示すように支持基板20の主表面側の全面に半導体層24を成膜し、該半導体層24を支持部13、ビーム11、重り部12、固定電極15(図3および図4参照)を形成するためにエッチングすることにより図11(c)に示すように上記犠牲層16上に達する孔17を形成し、続いて、図11(d)に示すように該孔17を通して犠牲層16をエッチング除去することにより上記空洞14を形成するので、請求項6の発明に比べて空洞14を形成する位置の管理が容易になるという効果がある。また、多結晶シリコンなどの上記半導体層24により重り部12を形成できるので、支持基板20への差動増幅回路などの一体化が容易になる。

【図面の簡単な説明】

【図1】実施形態1を示し、(a)は概略平面図、(b)は(a)のA-A'断面図である。

【図2】実施形態2を示し、(a)は概略平面図、(b)は(a)のA-A'断面図である。

【図3】本発明の基本構成を示し、(a)は概略平面図、(b)は(a)のA-A'断面図、(c)は(a)のB-B'断面図である。

【図4】本発明の基本構成を示し、(a)は概略平面図、(b)は(a)のA-A'断面図、(c)は(a)のB-B'断面図である。

【図5】本発明の基本構成を示し、(a)は概略平面図、(b)は(a)の要部拡大図である。

【図6】本発明の基本構成を示し、(a)は概略平面図、(b)は(a)の要部拡大図である。

【図7】本発明の基本構成を示す概略平面図である。

【図8】本発明の製造方法を説明するための主要工程断面図である。

【図9】本発明の製造方法を説明するための主要工程断面図である。

【図10】本発明の製造方法を説明するための主要工程断面図である。

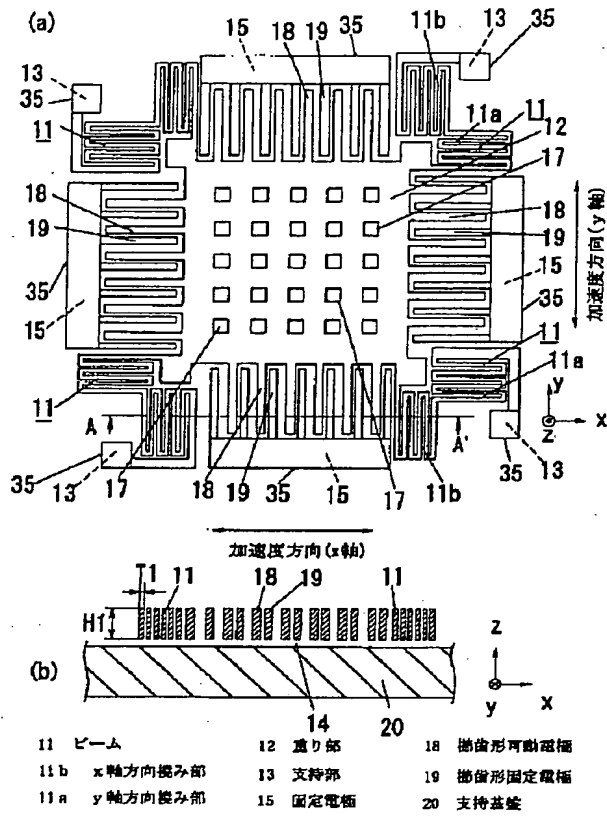
【図11】本発明の製造方法を説明するための主要工程断面図である。

【図12】従来例を示し、(a)は概略平面図、(b)は(a)のA-A'断面図である。

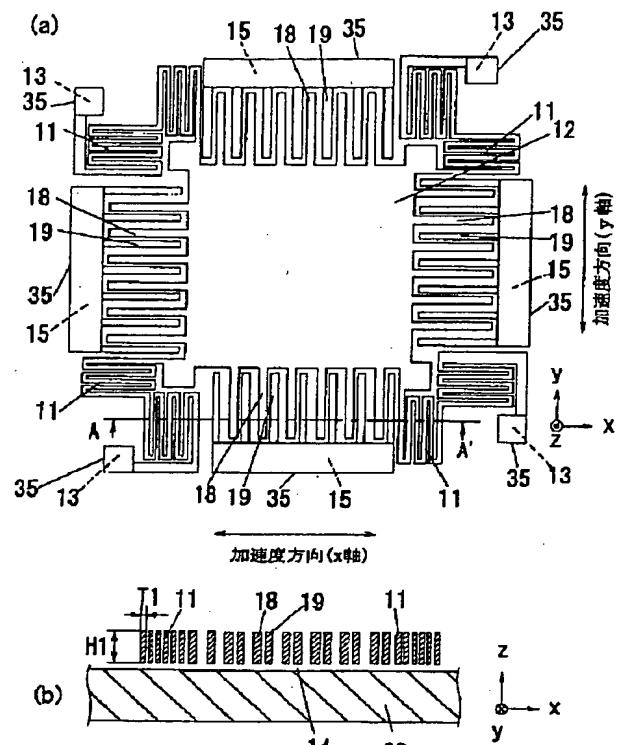
【符号の説明】

- 11 ビーム
- 11b x軸方向撓み部
- 11a y軸方向撓み部
- 12 重り部
- 13 支持部
- 15 固定電極
- 18 櫛歯形可動電極
- 19 櫛歯形固定電極
- 20 支持基板

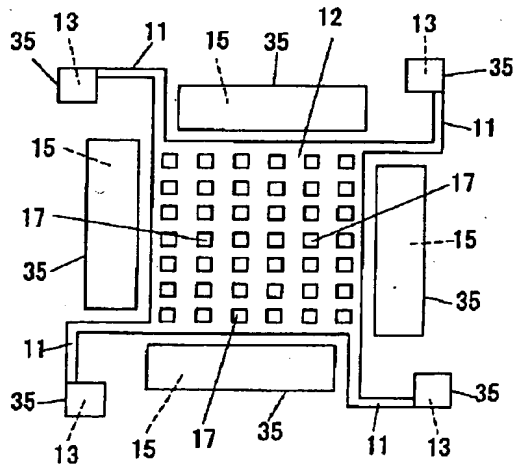
【図1】



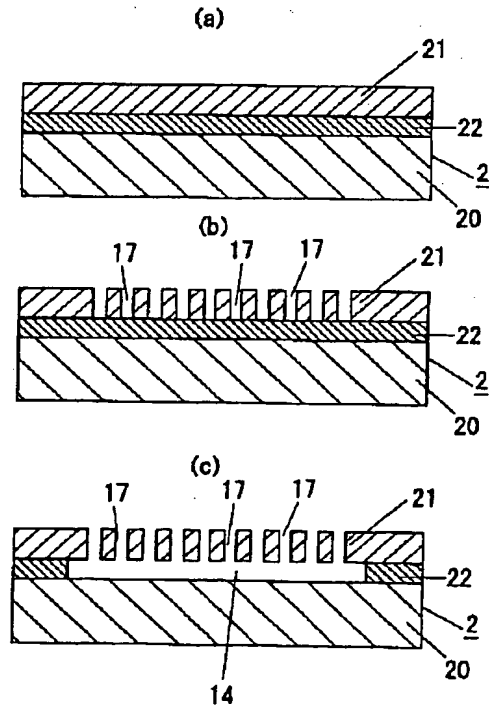
【図2】



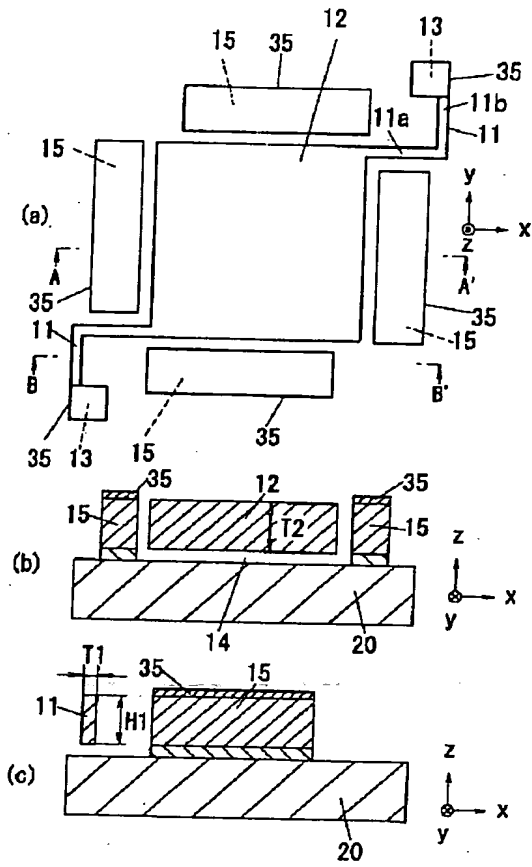
【図7】



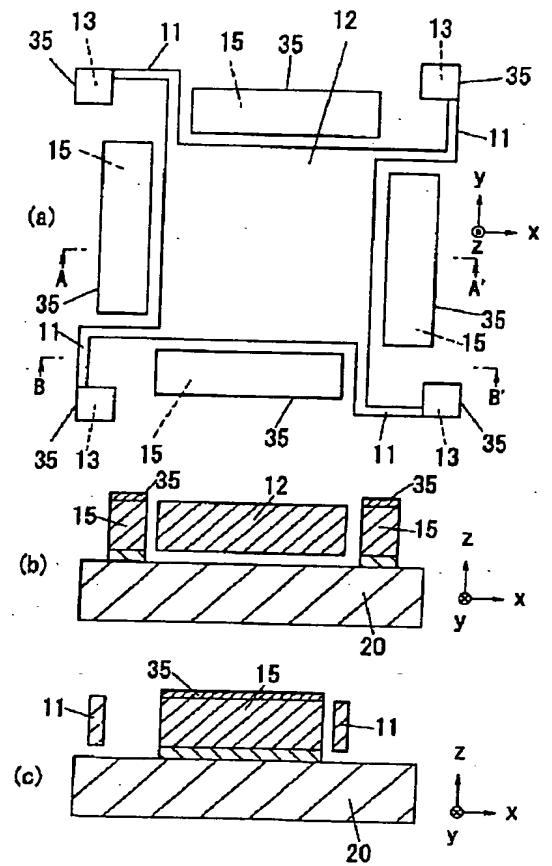
【図8】



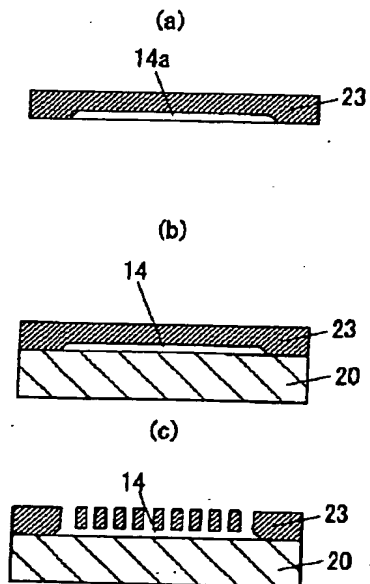
【図3】



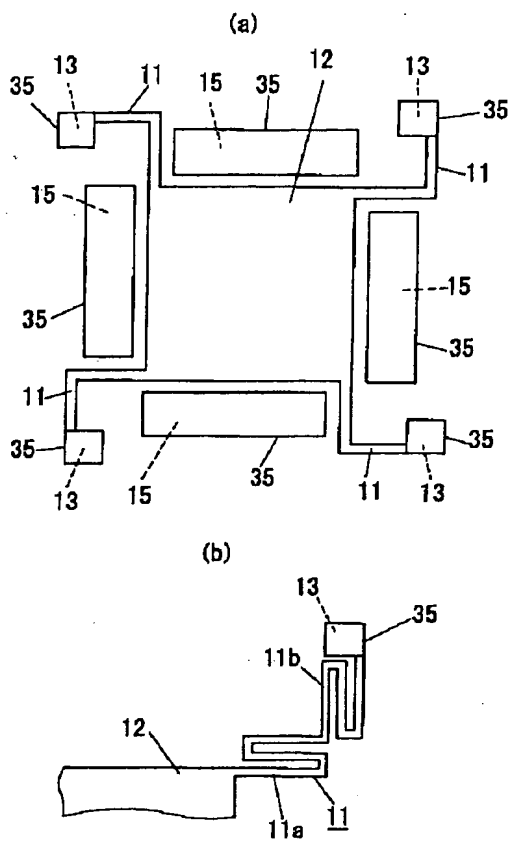
【図4】



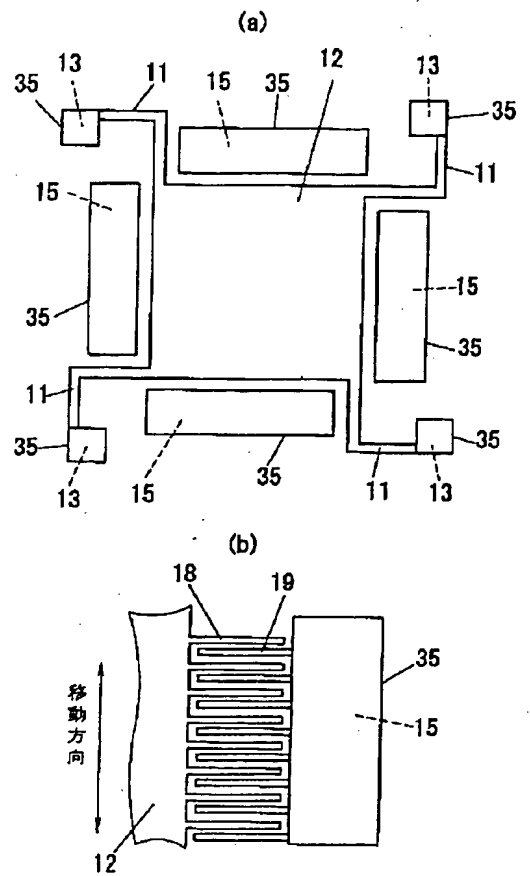
【図9】



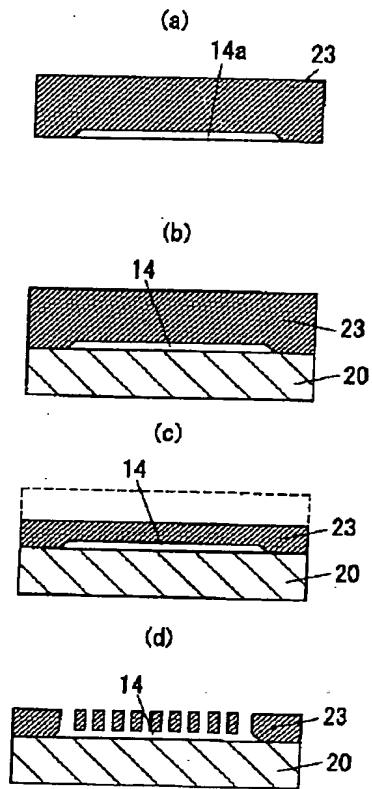
【図5】



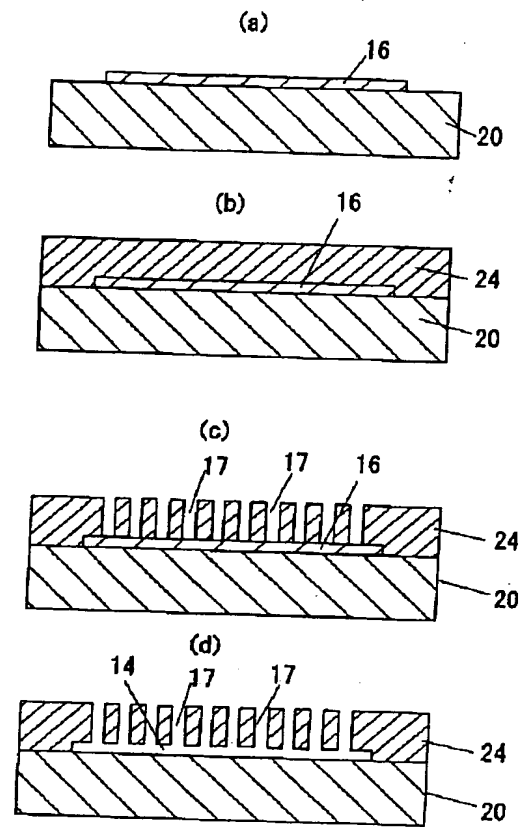
【図6】



【図10】



【図11】



【図12】

